

AQUISIÇÃO DE SINAIS BIOELÉTRICOS, TRANSMISSÃO SEM FIO E REGISTRO UTILIZANDO FPGA

D. R. R. de Freitas*, G. J. Alves** e M. A. B. Rodrigues*

*Grupo de Engenharia Biomédica – Universidade Federal de Pernambuco, Recife, Brasil

**Instituto Federal de Pernambuco, Campus Recife

e-mail: diogo.freitas@ufpe.br, gilsonj.alves@gmail.com

Resumo: Este artigo apresenta o desenvolvimento de técnicas para aquisição, pré-processamento, transmissão sem fio e registro de sinais bioelétricos, dentre eles eletrocardiograma e eletroencefalograma, utilizando FPGA – *field programmable gate array*. O trabalho traz um dispositivo portátil para aquisição de sinais com comunicação sem fio. O equipamento é composto por dois módulos: um módulo transmissor para aquisição, digitalização, pré-processamento e transmissão sem fio; o segundo módulo é um receptor sem fio com interface de vídeo VGA. O principal componente dos módulos é a placa de desenvolvimento em FPGA da Altera. A digitalização e pré-processamento do sinal é realizado no próprio equipamento, sem a necessidade de um microcomputador. Este fato possibilita criar um dispositivo portátil que funciona a bateria e que é instalado no paciente ou no indivíduo que está utilizando. Dentre as aplicações está a implementação de interface homem máquina. O processamento necessário para tais interfaces, como filtros digitais, *wavelets* e reconhecimento de padrões por meio de redes neurais é realizado no FPGA. As possibilidades de exploração destas técnicas de aquisição e processamento de sinais bioelétricos são variadas e oferecem uma opção para novos projetos de equipamentos de pesquisa e interface homem máquina.

Palavras-chave: Instrumentação biomédica, processamento de sinais, *field programmable gate array*.

Abstract: This paper presents the development of techniques for acquisition, processing, wireless transmission and data recording of bioelectric signals as electrocardiogram and electroencephalogram, using FPGA. The work brings a portable device for biomedical signal acquisition with wireless communication. The device is composed by two modules: one TX module for acquisition, digital processing and wireless transmission; the second is a RX module. This last receives the transmitted signal and exhibit it in a VGA monitor. The device's main component is a FPGA development kit of Altera. The signal digitalization and preprocessing is carried out by equipment itself, without a microcomputer. This fact makes possible to create portable devices that runs on batteries and is installed in the patient or the individual

who is using it. Main applications are the implementation of human machine interface. The processing required for these interfaces, such as digital filters, *wavelets* and pattern recognition by neural networks is done in FPGA. Opportunities for these techniques are varied and offer an option for new projects of research equipment and human machine interface.

Keywords: Biomedical instrumentation, digital signal processing, *field programmable gate array*.

Introdução

Circuitos eletrônicos reconfiguráveis, tais como FPGA, são um dos principais atores no mundo do processamento digital, que incluem DSP (*digital signal processors*) e microcontroladores. São usados em diversas áreas desde processamento de som e vídeo em imagens médicas até transmissão de dados. As

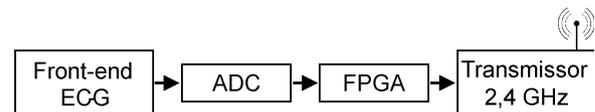


Figura 1 : Diagrama em blocos do módulo transmissor.



Figura 2 : Diagrama em blocos do módulo receptor.

principais vantagens dos FPGA são o processamento em paralelo e a flexibilidade [1] [2].

Este artigo apresenta um protótipo para aquisição e processamento de sinais bioelétricos diretamente no *hardware* utilizando FPGA. Dentre estes sinais estão o eletrocardiograma (ECG) e eletroencefalograma (EEG). O processamento digital do sinal é realizado sem a necessidade de um computador pessoal (PC). Desta forma é possível desenvolver dispositivos portáteis mais eficientes do ponto de vista energético que os PC.

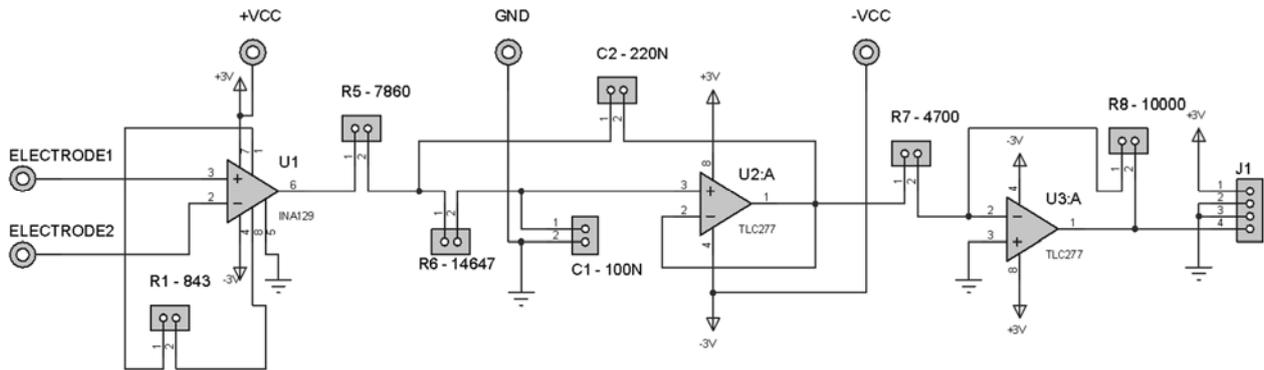


Figura 3 : Diagrama elétrico do circuito *front-end*.

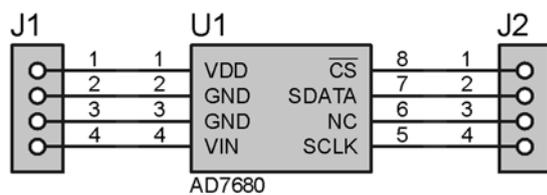


Figura 4 : Placa analógico para digital.

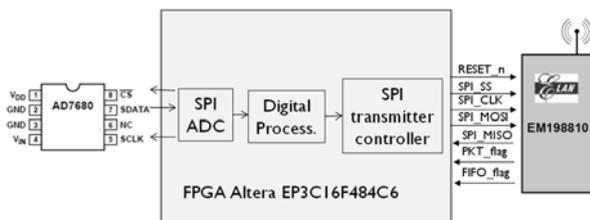


Figura 5 : Diagrama em blocos do transmissor digital.

Equipamentos comerciais sem fio que trabalham com ECG e EEG são escassos e onerosos se comparados com equipamentos com fios. Outro fato é que no Brasil não existem fabricantes comerciais de equipamento de EEG sem fio. Os fabricantes estrangeiros pesquisados oferecem basicamente *headsets* para aquisição de EEG sem fio que necessitam de um PC e *softwares* específicos para realizar o processamento do sinal [3] [4].

Dispositivos portáteis para aquisição e processamento de sinais bioelétricos são peças chave para a construção de interface homem máquina (IHM). Estas IHM podem ser controladas via pensamento e possuem diversas aplicações, dentre elas reabilitação motor-neural de pacientes, dispositivos para intervenções em processos industriais críticos perigosos aos seres humanos e entretenimento [5] [6].

Materiais e Métodos

O protótipo é dividido em duas partes: a primeira é o transmissor, composto por um circuito de aquisição de ECG e um transmissor digital sem fio. A segunda parte é o receptor, que realiza o processamento de vídeo do sinal bioelétrico e possui um monitor VGA para registro.

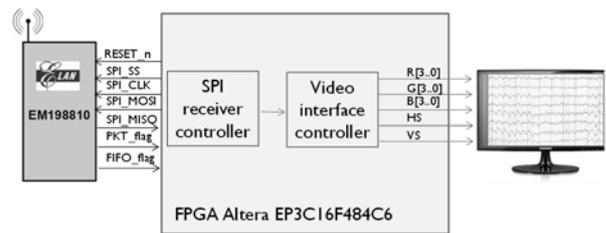


Figura 6 : Diagrama em blocos do receptor digital e interface de vídeo.

O transmissor foi construído a partir de quatro circuitos. O primeiro é um *front-end* de um canal, um conversor analógico para digital (ADC – *analog to digital converter*), uma placa de desenvolvimento FPGA da Altera [7] e um transceptor digital da Elam [8] (Fig. 1). Por sua vez, o receptor foi construído utilizando-se dois circuitos: uma placa de desenvolvimento FPGA e um transceptor digital (Fig. 2).

O circuito *front-end* do transmissor foi baseado no INA129 [9] como amplificador de instrumentação. O circuito possui um filtro passa-baixa (LPF – *low pass filter*) com frequência de corte 100 Hz e um amplificador de sinal utilizando o TLC277 [10]. O LPF é um Chebyshev de quarta ordem montado utilizando topologia Sallen-Key. A energia para o *front-end* é fornecida por quatro pilhas AA 1,5 V. Estas formam uma fonte simétrica de +3/-3 V. O terminal de referência (GND) é conectado ao paciente como eletrodo de referência. A Fig. 3 apresenta o diagrama elétrico do circuito. O protótipo possui um canal de aquisição.

O segundo circuito do transmissor é a placa analógico para digital. Consiste em um ADC e dois conectores para ser montado sobre a placa *front-end* e sobre a placa de desenvolvimento FPGA (Fig. 4). Utilizou-se o AD7680, um ADC de 16 bits de aproximação sucessiva da Analog Devices [11]. Este foi escolhido devido a sua velocidade de até 100 kps (*kilo samples per second*), baixo consumo e baixo custo. A alimentação deste circuito vem dos +3 V da placa *front-end*. A taxa de conversão escolhida para esta placa foi 10 kps.

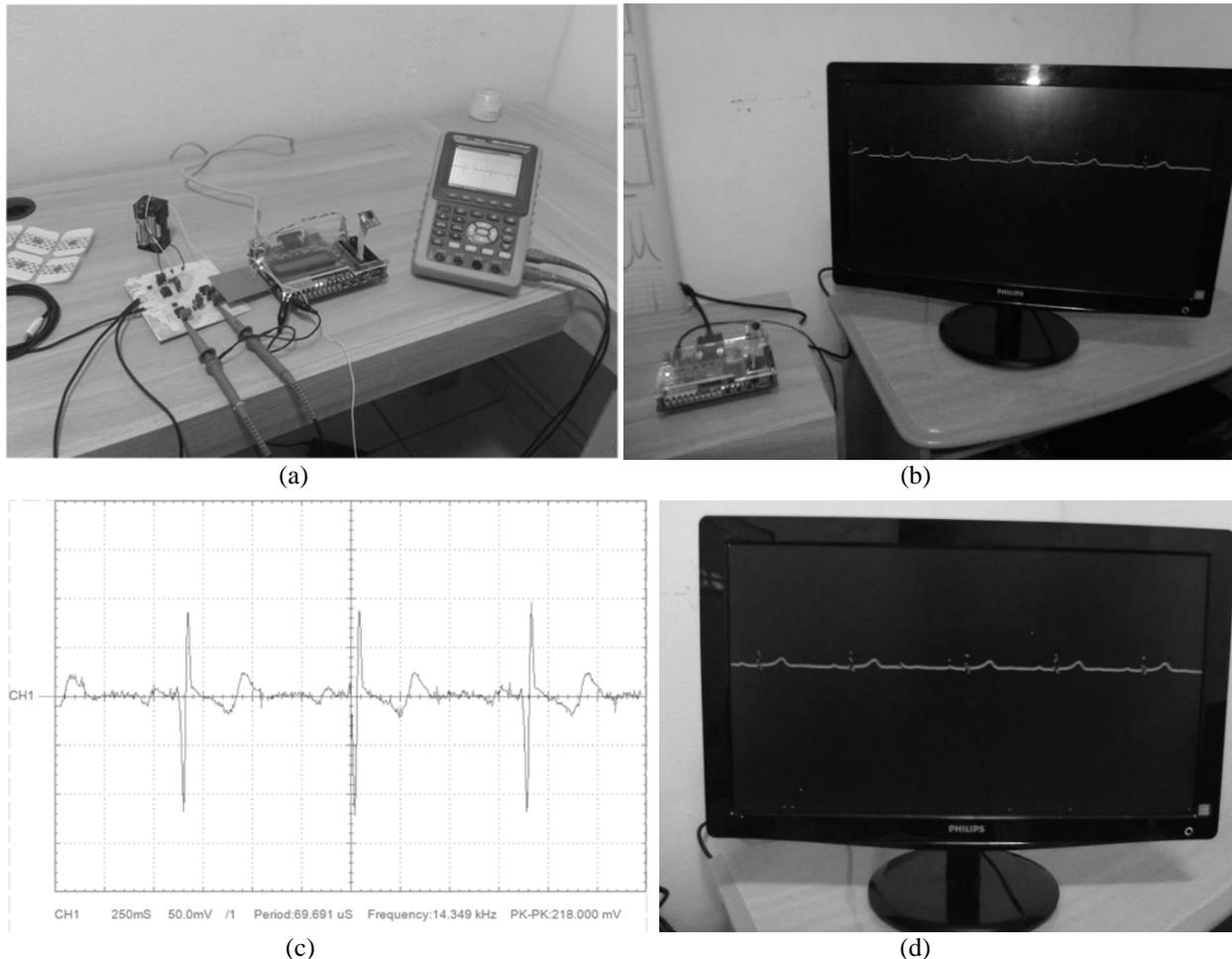


Figura 7 : Protótipo construído. (a) Placa *front-end*, ADC, placa de desenvolvimento FPGA e transceptor. (b) Placa receptora e monitor de vídeo. (c) Derivação de ECG DII invertida adquirida na saída do *front-end*. (d) Sinal de ECG recebido e processado no módulo de vídeo.

O sinal bioelétrico digitalizado é enviado para placa de desenvolvimento FPGA para pré-processamento digital e transmissão sem fio. A placa é equipada com um Cyclone III da Altera [12]. Três circuitos digitais foram descritos no FPGA: uma interface SPI (*serial peripheral interface*) para comunicação com o ADC, um bloco de pré-processamento digital e uma interface SPI para controlar o transmissor sem fio (Fig. 5). Estes circuitos foram sintetizados utilizando linguagem de descrição de *hardware* Verilog [13] e o *software* Quartus II versão 9.0. O sinal no bloco de processamento digital recebe um ganho de amplitude para melhor apresentação no monitor de vídeo.

As placas de transmissão e recepção sem fio são transceptores RF de 2,4 GHz GFSK com antena integrada. O componente central é o circuito integrado (CI) EM198810AW. Este CI possui um microcontrolador e circuitos para controlar a transmissão e recepção sem fio. É necessário programá-lo via interface SPI para funcionar corretamente. Esta programação é realizada pelos blocos de transmissão e recepção no FPGA (Fig. 5 and Fig. 6).

O módulo receptor foi construído em duas partes: uma placa receptora digital e uma placa de

desenvolvimento FPGA. O sinal recebido do transmissor é exibido em um monitor VGA. Foram descritos blocos no FPGA para interface com a placa receptora e um bloco controlador de vídeo VGA. O controlador de vídeo gera os sinais para exibir corretamente o sinal bioelétrico digitalizado recebido. A placa de desenvolvimento possui um circuito VGA para enviar ao monitor de vídeo os sinais de cores RGB e os de sincronismo vertical e horizontal (Fig. 6).

Resultados

Para realização de testes um canal foi utilizado para adquirir a derivação DII do sinal de ECG de um voluntário. A derivação DII foi escolhida por ser a de maior amplitude, aproximadamente 1 mV, se comparada com as demais derivações. O amplificador de instrumentação possui ganho A_{ia} de 60, o LPF possui ganho A_{LPF} unitário e o amplificador de sinal possui ganho A_{sa} de 2,12. O ganho total do circuito *front-end* é

$$A_{total} = A_{ia} \cdot A_{LPF} \cdot A_{sa} = 127,2. \quad (1)$$

Dessa forma a amplitude do sinal de ECG na entrada do ADC será aproximadamente

$$v_{in,ADC} = A_{total} \cdot 1 \text{ mV} \cong 127 \text{ mV}. \quad (2)$$

A resolução de tensão do ADC é $\frac{3V}{2^{16}} = 45,77 \mu\text{V}$. Para exibição correta do sinal digitalizado em um monitor de resolução 640 x 480 (colunas x linhas), a fórmula a seguir é usada

$$n_{line} = 480 - \left(\frac{480 \cdot n_{ADC}}{2^{16}} \right), \quad (3)$$

onde n_{line} é o número da linha na tela e n_{ADC} é o número que representa a amostra de 16 bits do sinal digitalizado pelo ADC. A taxa de atualização da tela é 6 s. A velocidade do ECG é 25 mm/s.

A Fig. 7 apresenta o protótipo construído realizando a medição em um voluntário. A Fig. 7a mostra a placa *front-end* e a placa FPGA com o transmissor sem fio conectado. Um osciloscópio digital mediu o sinal de ECG derivação DII na entrada do ADC (Fig. 7c). O sinal se apresenta invertido por conta do amplificador de sinal inversor na placa *front-end* antes do ADC. A Fig. 7b exibe a segunda parte do protótipo, a placa FPGA e a placa receptora sem fio. O sinal digitalizado é invertido no bloco controlador de vídeo para ser corretamente apresentado no monitor (Fig. 7d).

Discussão

Observa-se que o sinal de ECG exibido no monitor possui baixa resolução se comparado com o número de amostras digitalizadas. Estes pontos, no entanto, podem ser armazenados em uma memória não volátil para reconstrução posterior do sinal original com resolução completa (10 ksp/s).

Os testes com o protótipo foram realizados com sinais de ECG. Para adquirir sinais de EEG é necessário adequar o ganho da placa *front-end* conforme (1), e adequar o ganho aplicado ao sinal no bloco de processamento digital do FPGA.

Conclusão

O dispositivo proposto realiza aquisição, pré-processamento, transmissão sem fio e registra o sinal em monitor de vídeo VGA. Este processo ocorre via *hardware*, sem a necessidade de um PC para realizar o processamento digital. O propósito é utilizar o aparato como interface homem máquina. O processamento do sinal e reconhecimento de padrões ocorre no próprio dispositivo, o que reduz a quantidade de circuitos e o consumo de energia, tornando o dispositivo portátil e energeticamente eficiente.

Trabalhos futuros incluem reconhecimento de padrões de EEG por meio de redes neurais para manipulação de braço robótico, e monitoramento de ECG de pacientes cardíacos para identificar

anormalidades remotamente. Além destes, é possível aprimorar a exibição do ECG incluindo medição da frequência cardíaca e aplicar zoom ao gráfico, com manipulação dos dados armazenados via FPGA. O bloco de processamento digital pode ser usado para aplicar filtros digitais e *wavelets* ao sinal digitalizado, para reconhecimento de padrões anormais de ritmo cardíaco e epilepsia.

Agradecimentos

Os autores agradecem à Capes, ao CNPQ e ao Instituto Federal de Pernambuco, Campus Recife.

Referências

- [1] Russell T, Wayne B. Reconfigurable Computing for Digital Signal Processing: A Survey. Journal of VLSI signal processing systems for signal, image and video technology. May 2001, Volume 28, Issue 1-2, pp 7-27.
- [2] Compton K, Hauck S. Reconfigurable computing: a survey of systems and software. ACM Comput. Surv. Vol. 34, Issue 2, June 2002, pp. 171-210. DOI 10.1145/508352.508353. Disponível em: <http://doi.acm.org/10.1145/508352.508353>
- [3] Emotiv EEG Neuroheadset. 2012. Disponível em: http://emotiv.com/eeg/download_specs.php
- [4] B-Alert X10. 2010. Disponível em: http://www.biopac.com/Manuals/b-alert_product_sheet.pdf
- [5] Vieira RG, Rodrigues MAB, Scolaro GR, Monteiro CJE, Martins L. System for Acquisition and Diffusion of Cardiac Signals. IFMBE Proceedings, v. 12, p. PS2-34, 2005.
- [6] Rodrigues MAB, Azevedo FM, Marino JN. System Based Neural Network for Sleep Patterns Identification. Medical & Biological Engineering & Computing, v. 37, p. 744-745, 1999.
- [7] DE0 Development Board. Disponível em: ftp://ftp.altera.com/up/pub/Altera_Material/12.1/Boards/DE0/DE0_User_Manual.pdf
- [8] EM198810AW Datasheet. 2007. Disponível em: <http://www.tato.ind.br/files/M198810.PDF>
- [9] INA129 Precision, Low Power Instrumentation Amplifiers. 2005. Disponível em: <http://www.ti.com/lit/ds/sbos051b/sbos051b.pdf>
- [10] TLC277 LinCMOS Precision Dual Operational Amplifiers. Disponível em: <http://www.ti.com.cn/cn/lit/ds/symlink/tlc272.pdf>
- [11] AD7680 3 mW 100 kSPS 16-Bit ADC in 6-Lead SOT-23. Disponível em: http://www.analog.com/static/imported-files/data_sheets/AD7680.pdf
- [12] Altera Corporation. Cyclone III Device Handbook. Vol. 1. 2012.
- [13] Lee WF. Verilog Coding for Logic Synthesis. Hoboken: John Wiley & Sons; 2003.